



AMD Bulldozer e Bobcat - Anteprima architettura

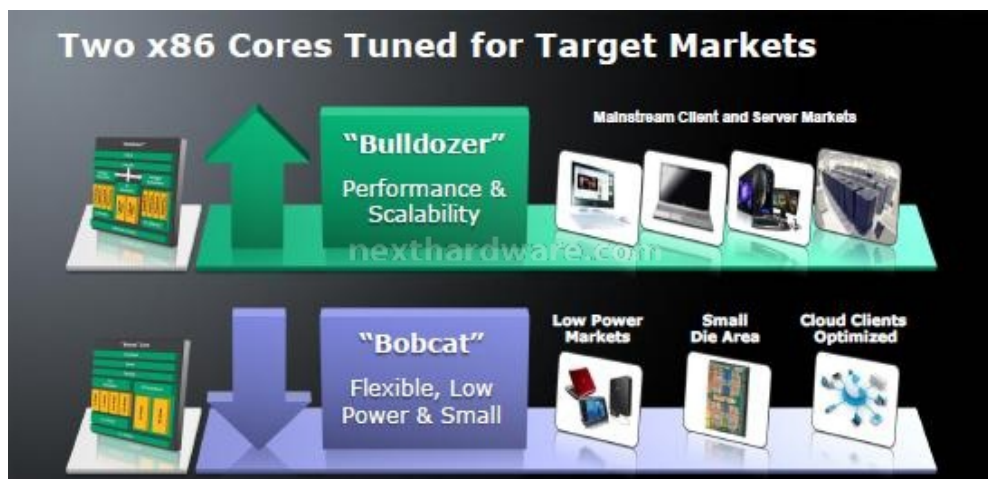


LINK (<https://www.nexthardware.com/focus/processor-chipset/138/amd-bulldozer-e-bobcat-anteprima-architettura.htm>)

Due nuove architetture x86 da AMD

AMD ha presentato alla HOT CHIPS Conference due nuove evoluzioni dell'architettura x86 che saranno parte delle nuove generazioni di CPU Bobcat e Bulldozer.

AMD è sempre stata una delle aziende più innovative nel mercato delle CPU offrendo soluzioni che sarebbero diventate consuetudine solo diverso tempo dopo, dai processori a 64bit ai chip dual e quad core monolitici, ma non ha mai potuto contrastare lo strapotere di Intel ed è rimasta sempre il secondo chip maker. Con Bobcat e Bulldozer, AMD ha nuovamente rinnovato l'architettura delle proprie CPU, creando due differenti core da dedicare alle due fasce di mercato oggi più interessanti ovvero i dispositivi mobili a basso consumo ed i PC ad alte prestazioni.



Bobcat nasce per contrastare Intel Atom nei sistemi netbook e affini, Bulldozer è nato per i sistemi ad alte prestazioni e server, caratterizzato da una tecnologia multi core ibrida.

Nelle prossime pagine analizzeremo l'architettura di questi due nuovi core.

1. Bulldozer - Parte 1

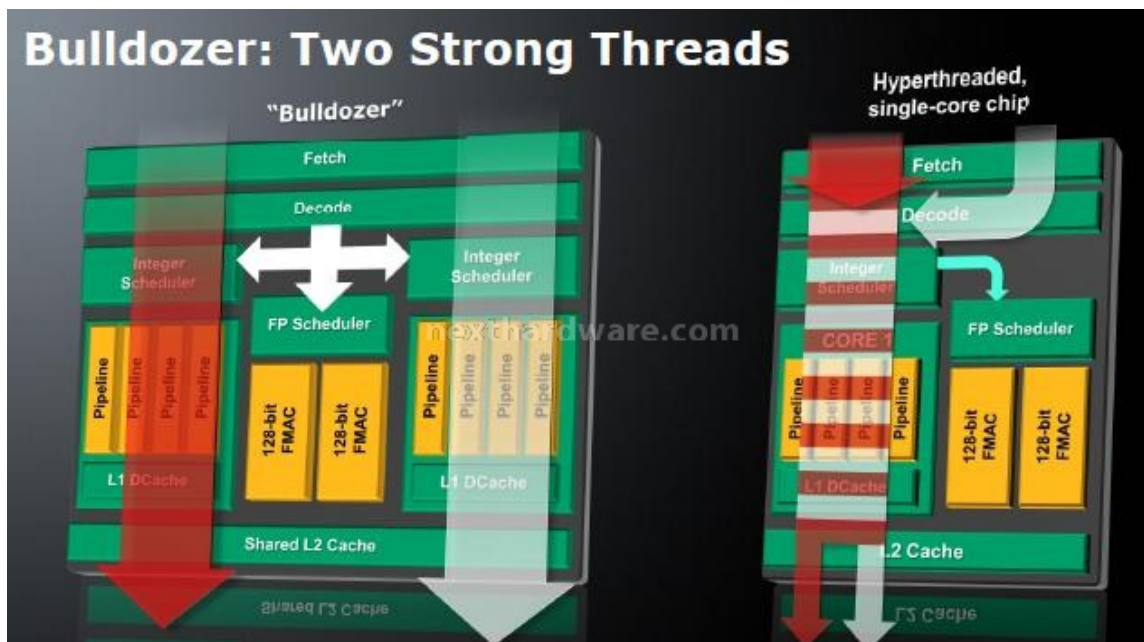
Nel corso degli anni sono state sviluppate due tecnologie per il supporto all'esecuzione di più threads in contemporanea:

- SMT (Simultaneous Multi Threading): Forza l'esecuzione di due threads in un solo core sfruttando il non completo utilizzo di tutte le risorse disponibili. Ogni thread deve "combattere" per ottenere le risorse di cui ha bisogno ed eventualmente attendere l'esecuzione dell'altro thread per proseguire.
- CMP (Chip Level Multiprocessing): Ogni thread ha un core dedicato, è un approccio di forza bruta,

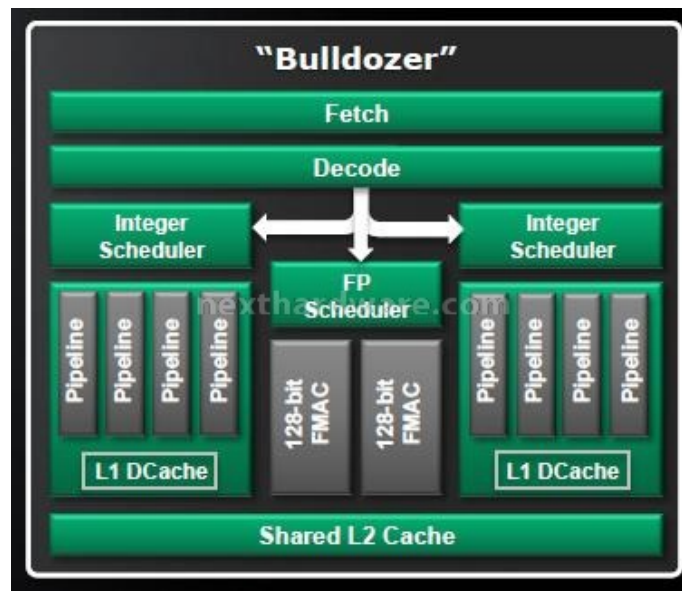
rispetto al SMT, la condivisione di risorse è a livello più alto e, in caso di numerose risorse condivise, un intero core può restare in attesa della terminazione degli altri processi causando un grande sottoutilizzo del sistema.



SMT è stato il primo approccio al multi threading ed ha portato a notevoli incrementi prestazionali riuscendo a recuperare i tempi morti (es. caricamento dei dati dalla memoria) e sfruttarli per l'esecuzione di altre operazioni: un incremento di un 10% dell'elettronica può portare ad incrementi delle prestazioni fino al 50% contrariamente al raddoppio della circuiteria necessaria per un approccio CMP su due core.

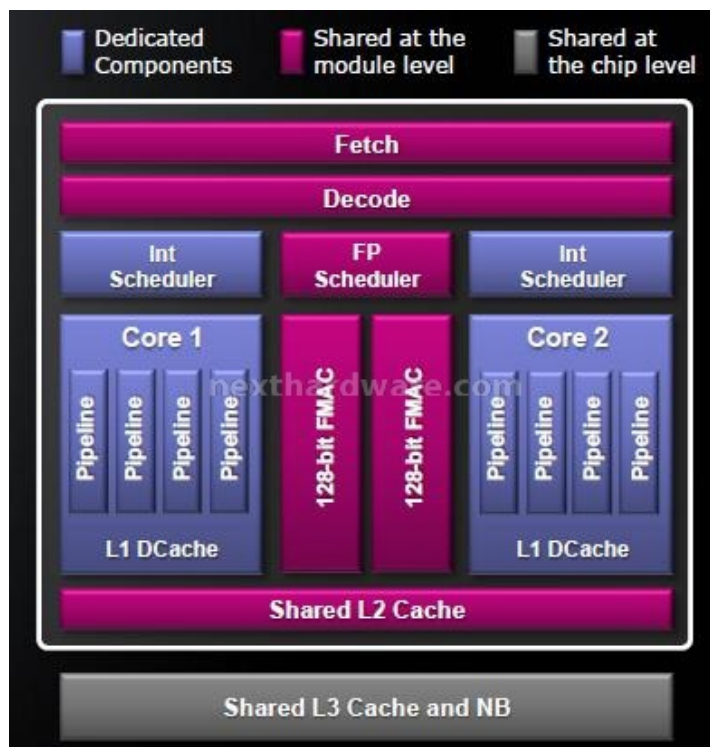


AMD ha scelto un approccio ibrido, includendo in ogni modulo Bulldozer due core, ma condividendo tra i due alcune unità di elaborazione e tutta la logica di gestione e controllo. Questo approccio porta ad una drastica riduzione del numero di circuiti necessari per un approccio CMP, senza però aver gli svantaggi della schedulazione introdotta dal SMT. I componenti condivisi in Bulldozer sono i circuiti dedicati al Fetch e Decodifica delle istruzioni che sono stati migliorati ed ampliati rispetto al passato, passando da un decoder a 4 vie in grado di fondere branch di istruzioni x86 e aumentare così l'efficienza complessiva; un simile approccio è già stato proposto da Intel nelle CPU Nehalem.



Un altro componente condiviso tra i due core è l'unità per l'elaborazione Floating Point: AMD ha infatti messo in evidenza, come circa 80% delle elaborazioni comuni siano basate solo su interi ed ha quindi deciso questo taglio rispetto al passato. Seppur vero che in ambito consumer e lavorativo la maggior parte dell'elaborazione riguarda proprio gli interi, in ambito High Performance Computing e Server, si ha sempre una maggior richiesta di potenza di calcolo in Floating Point, basti ricordare che NVIDIA ha dovuto modificare la sua GPU G80 al fine di supportare completamente le specifiche per il calcolo a doppia precisione richieste per l'elaborazione con la tecnologia CUDA in ambito scientifico. AMD ha comunque una risposta a questa obiezione citando le nascenti tecnologie di calcolo parallelo basate sulle GPU e l'introduzione di OpenCL, linguaggio da sempre sostenuto dalla casa di Sunnyvale e supportato dalle schede video Radeon e FireGL.

Solo con il lancio effettivo sul mercato di queste soluzioni, potremmo dare un giudizio su questa scelta progettuale.



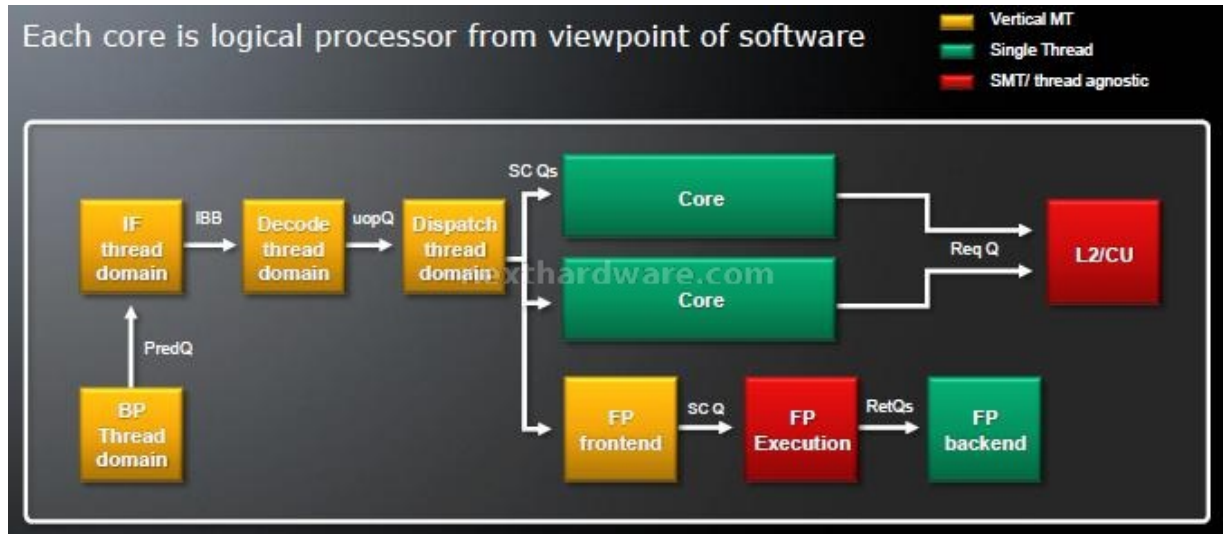
La pipeline di Bulldozer è stata allungata e questo ha reso necessario l'introduzione di tecniche di prefetch più evolute al fine evitare interruzioni durante l'esecuzione delle istruzioni; collo di bottiglia di questa scelta è il controller di memoria, su cui però non sono ancora stati alzati i veli, lasciando trapelare solo indiscrezioni su una versione ottimizzata dell'attuale controller DDR3. È presumibile che sarà mantenuto un approccio ad un controller a due canali per il mercato consumer e fino a quattro per la versione server.

Ogni unità di elaborazione (2 integer e 1 floating point) è dotata di uno scheduler dedicato e per quanto riguarda le unità intere di una cache di primo livello da 16k e di una unità DTLB a 32 vie associativa.

La cache di secondo livello è unificata a livello di modulo Bulldozer ed è condivisa per le tre unità di elaborazione incluse.

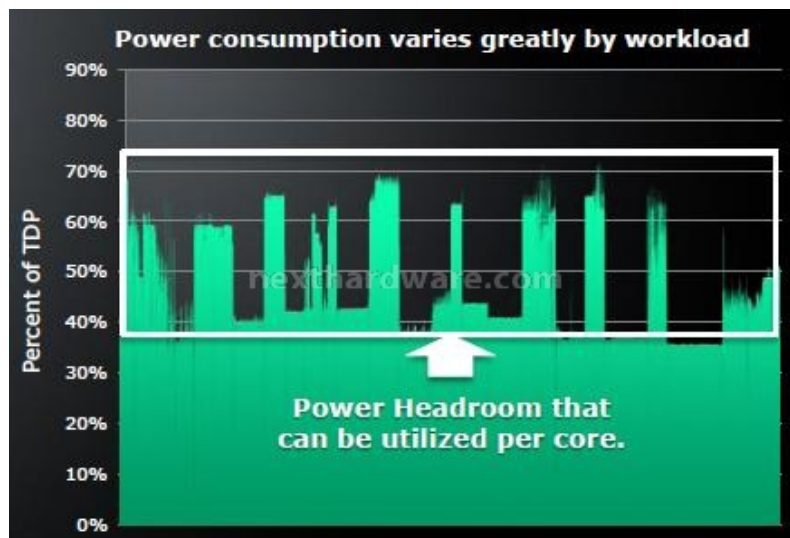
2. Bulldozer - Parte 2

La condivisione a livello di modulo ha portato, secondo AMD, ad una riduzione dei consumi complessivi e ad una sostanziale riduzione delle dimensioni del Die, che ricordiamo sarà prodotto a 32nm.

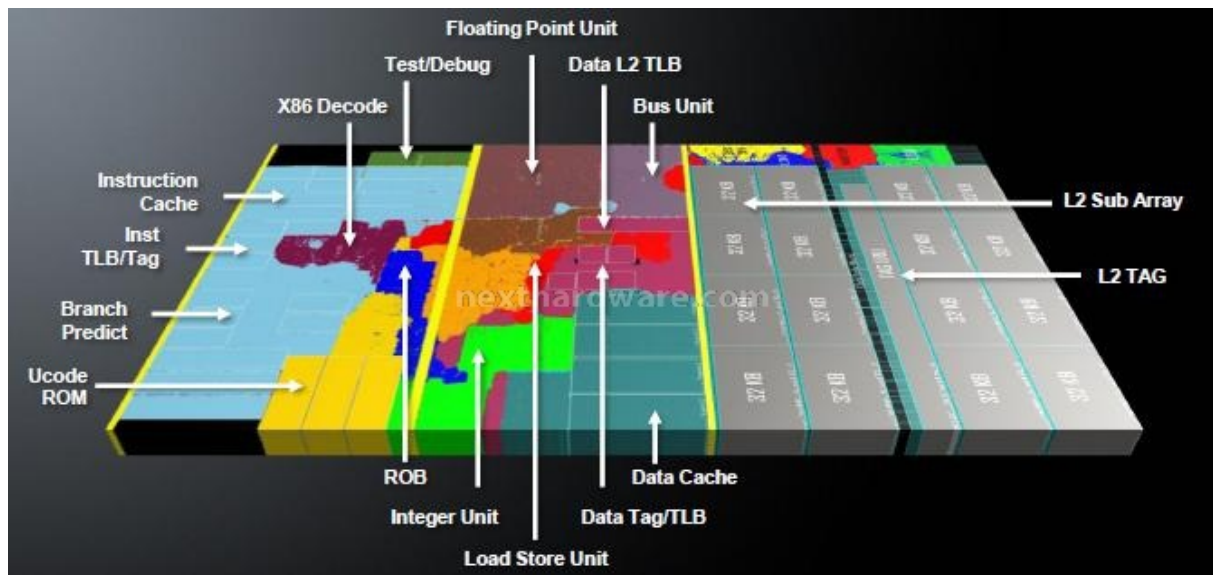


Tra le altre novità di Bulldozer troviamo introduzione delle istruzioni SSE 4.1, 4.2 e delle AVX (Advanced Vector Extensions). Per il supporto delle estensioni AVX, presentate da Intel nel 2008, è stato necessario raddoppiare la dimensione dei registri XMM, permettendo quindi la memorizzazione di istruzioni più lunghe e consentendo l'esecuzione più efficiente di alcuni tipi di operazioni, collassandole in un'unica operazione che non porta alla modifica del registro al termine della stessa. Per poter sfruttare le estensioni AVX è necessario il supporto del sistema operativo. Per quanto riguarda Windows sarà introdotto con il Service Pack 1 per Windows 7 e Windows Server 2008 R2 mentre per Linux è già presente dalla versione 2.6.30 del kernel. Le AVX saranno supportate anche dalla prossima generazione di CPU Intel Sandy Bridge.

AMD ha deciso di abbandonare le sue estensioni 3DNow!, ormai obsolete e non più utilizzate da nessun software commerciale, rimpiazzate dalle più recenti SSE.



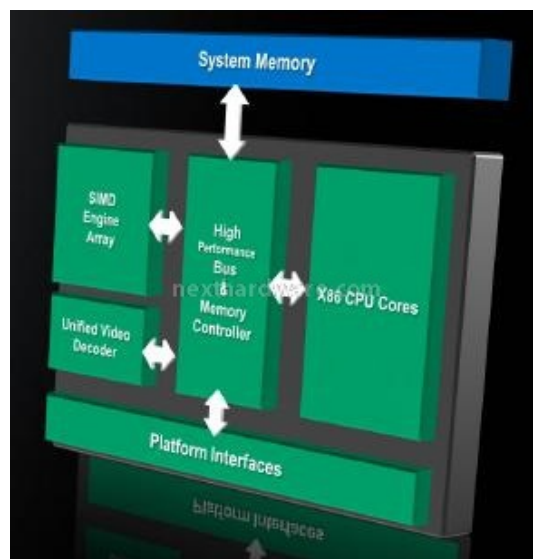
Anche se non sono stati forniti dettagli sulle novità riguardo al risparmio energetico dei nuovi core, è noto che sarà presente una nuova revisione della tecnologia Turbo Core più aggressiva ed in grado di scalare al meglio le frequenze, monitorando in modo costante il consumo di ogni core. Ogni core potrà inoltre essere gestito in modo indipendente, grazie ad una particolare gestione della griglia di alimentazione.



Il decoder di Bobcat è in grado di decodificare 2 istruzioni x86 per ciclo ed è in grado di mapparne l'89% in una singola microistruzione riducendo, quindi, il numero di clock necessari per l'esecuzione delle stesse; un 10% sarà codificato con una coppia di microistruzionei e il restante 1% sarà gestito dal Dynamic Instruction Counts.

L'unità di elaborazione degli interi è doppia e permette l'uso di due ALU in contemporanea; l'unità Floating Point include un doppio stack di esecuzione ed ognuno è dotato di supporto alle istruzioni MMX; per entrambi i sistemi sono presenti registri locali al fine di ridurre i consumi.

La dimensione della cache di secondo livello è di 512KB ed è di tipo associativo a 16 vie. Protetta con tecnologia ECC garantisce un'ottima affidabilità del processore anche in ambiti più complessi di quelli consumer (es applicazioni industriali); la sua frequenza operativa è la metà di quella del core al fine di ridurre ulteriormente i consumi.



I core Bobcat saranno inseriti all'interno delle CPU Fusion della serie Ontario, affiancate da una scheda video integrata nello stesso chip. Ontario sarà prodotta da TSMC a 40 nm e sarà la prima CPU x86 prodotta dalla fonderia Taiwanese su specifiche AMD. Le CPU Liano, altra incarnazione di Fusion, adotterà invece i core K8 attualmente alla base delle CPU Phenom II e sarà prodotto a 32 nm da GlobalFoundries.

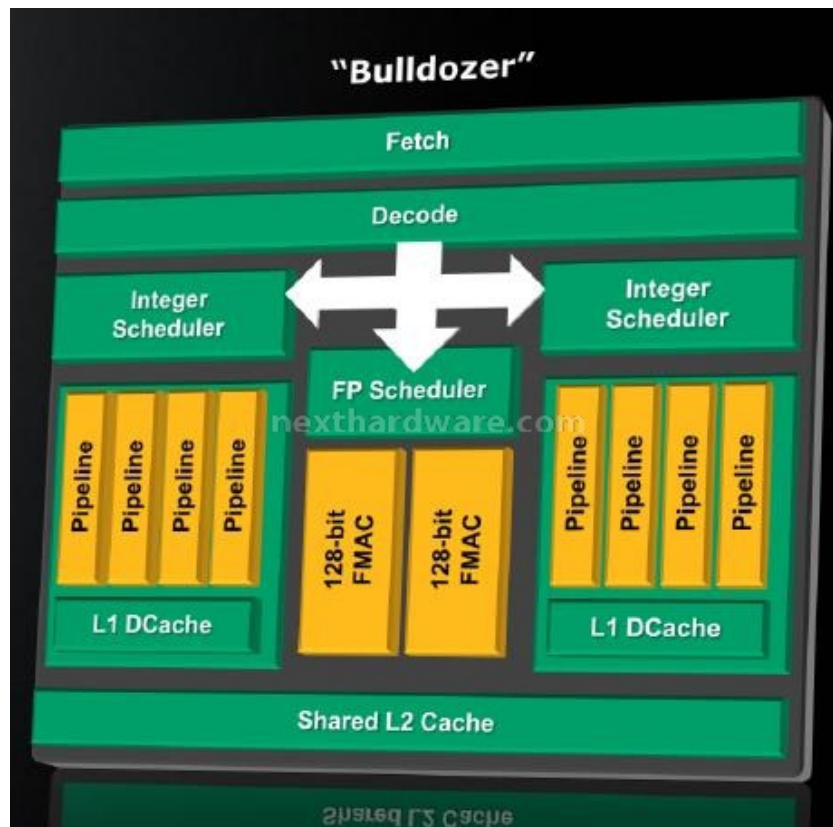
Secondo AMD l'architettura di Bobcat è tale da consentire la semplice creazione di System on Chip su specifiche dei clienti ed eventualmente procedere con un Die Shrink seguendo l'evoluzione dei processi produttivi.

4. Conclusioni

Le novità introdotte in Bulldozer e Bobcat sono tali da dar nuovo respiro ad AMD, le tecnologie presentate risultano infatti estremamente interessanti anche se, per dare un responso definitivo, dobbiamo aspettare i primi sample di produzione.

Non è ancora noto se le schede madri AM3 potranno supportare le CPU Bulldozer, ma è presumibile che

ciò non sia possibile a causa delle profonde modifiche dei circuiti di alimentazione, tuttavia non riteniamo che questo sia un difetto, infatti la piattaforma AM2 e AM3 sono state molto longeve e hanno seguito per anni lo sviluppo delle CPU AMD dai processi dual core agli ultimi Phenom II X6 senza richiedere la sostituzione delle schede madri. È ovvio che per poter sfruttare le CPU con scheda video integrata, sarà necessario un nuovo socket, infatti in nessuna scheda di precedente generazione era consentita questa possibilità.



Bobcat ha buone possibilità di sviluppo e se le promesse di maggiori performance, abbinate ad un core grafico discreto, saranno mantenute, non ci sono motivi perché gli OEM non debbano adottare le nuove CPU AMD nei propri netbook ed affini.

Quando saranno disponibili le nuove CPU?

Ancora non sono disponibili date ufficiali ma, per quanto riguarda Bulldozer, bisognerà aspettare il 2011 inoltrato e, come di consueto, saranno le soluzioni Opteron ad essere lanciate per prime sul mercato, seguite a ruota da soluzioni consumer.

Bobcat sarà invece sul mercato già nei primi mesi del 2011.